

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-110862

(43)Date of publication of application : 12.04.2002

(51)Int.Cl.

H01L 23/28  
H01L 21/56  
H01L 21/60  
H01L 23/12

(21)Application number : 2000-297838

(71)Applicant : OKI ELECTRIC IND CO LTD

(22)Date of filing : 29.09.2000

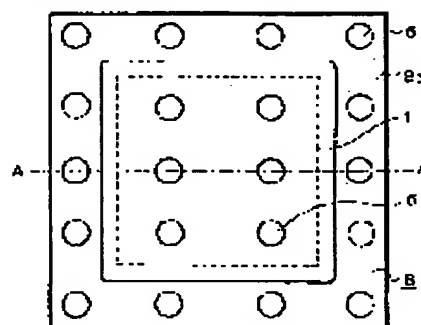
(72)Inventor : NAKAMURA AKIO

## (54) SEMICONDUCTOR DEVICE AND ITS MANUFACTURING METHOD

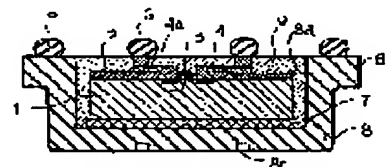
(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a semiconductor device that cannot be damaged during manufacture and packaging by protecting the periphery of a semiconductor chip with a metal cover and a sealing resin and preventing a semiconductor substrate of Si or the like from being exposed to the surface, and a method for manufacturing the semiconductor device.

**SOLUTION:** A metal case 8 where a recess 8a is formed by stamping or the like is prepared, and the back surface of a semiconductor chip 1 is fixed onto an internal bottom surface at the recess 8a by a conductive adhesive 7 such as silver. Then, the recess 8a is filled with a sealing resin 9, and the surface of the filled sealing resin 9 is flatly polished for exposing a flange section 8b of the metal case 8 and a terminal surface 4a of Cu wiring 4 of a semiconductor chip 1. In addition, a bump terminal 6 is mounted to a specific position at the flange section 8b, and the terminal surface 4a by solder for electrically and mechanically connecting to a circuit board.



(a) 平面図



(b) 断面図

1 : 半導体チップ  
2 : 金属ケース  
3 : Al 膜層  
4 : Cu 配線  
4a : 端子表面  
5 : パッド層  
6 : バンプ端子  
7 : 導電接着剤  
8 : 金属ケース  
8a : 凹部  
8b : 凸部  
9 : 封止樹脂

本発明の図1の要部形状の半導体装置

## LEGAL STATUS

[Date of request for examination] 04.09.2001

[Date of sending the examiner's decision of rejection] 11.03.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3466145

[Date of registration] 29.08.2003

[Number of appeal against examiner's decision of rejection] 2003-05428

**THIS PAGE BLANK (USPTO)**

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号  
特開2002-110862  
(P2002-110862A)

(43)公開日 平成14年4月12日(2002.4.12)

(51)IntCl. <sup>7</sup>	識別記号	F I	テマコード*(参考)
H 0 1 L 23/28		H 0 1 L 23/28	K 4 M 1 0 9
21/56		21/56	E 5 F 0 4 4
21/60	3 1 1	21/60	3 1 1 S 5 F 0 6 1
23/12	5 0 1	23/12	5 0 1 C

審査請求 有 請求項の数7 O L (全 7 頁)

(21)出願番号 特願2000-297838(P2000-297838)

(22)出願日 平成12年9月29日(2000.9.29)

(71)出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72)発明者 中村 彰男

東京都港区虎ノ門1丁目7番12号 沖電気  
工業株式会社内

(74)代理人 100086807

弁理士 柿本 恭成

Fターム(参考) 4M109 AA01 BA07 CA05 DB10 DB20

5F044 QQ02 QQ04 RR18 RR19

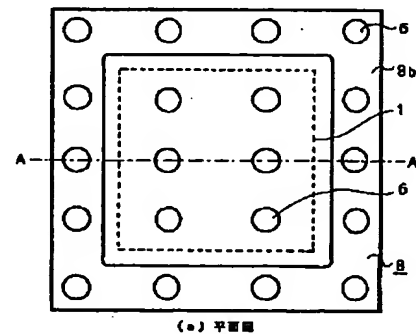
5F061 AA01 BA07 CA05 CB02 CB13

(54)【発明の名称】 半導体装置とその製造方法

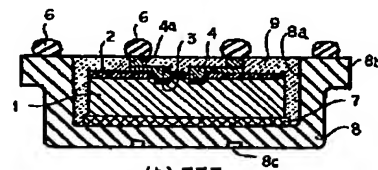
(57)【要約】

【課題】 破損のおそれのない半導体装置とその製造方法を提供する。

【解決手段】 プレス加工等によって凹部8aを形成した金属ケース8を用意し、この凹部8aの内部底面に銀等の導電性の接着剤7で半導体チップ1の裏面を固定する。次に、凹部8a内を封止樹脂9で充填し、充填した封止樹脂9の表面を平らに研磨して、金属ケース8のフランジ部8bと半導体チップ1のCu配線4の端子表面4aを露呈させる。更に、フランジ部8bの所定の位置と端子表面4aに、回路基板へ電気的かつ機械的に接続するための半田による bumps 端子6を搭載する。



(a) 平面図



(b) 断面図

- |              |            |
|--------------|------------|
| 1 : 半導体チップ   | 7 : 接着剤    |
| 2 : 絶縁膜      | 8 : 金属ケース  |
| 3 : A1配線     | 8a : 凹部    |
| 4 : Cu配線     | 8b : フランジ部 |
| 4a : 端子表面    | 8c : 底面    |
| 6 : bumps 端子 | 9 : 封止樹脂   |
- 本発明の第1の実施形態の半導体装置

## 【特許請求の範囲】

【請求項1】 半導体基板表面の回路形成面上に集積回路と外部接続用の複数の電極が形成された半導体チップと、  
前記半導体チップ全体を収容できる深さの凹部を有する金属製のカバーと、  
前記カバーの凹部の内部底面に前記半導体チップの裏面を固定する接着剤と、  
前記カバー内に固定された前記半導体チップの回路形成面を封止する封止樹脂と、  
加熱溶着によって回路基板に電気的かつ機械的に接続するために前記半導体チップの各電極上に形成されたバンパ端子とを、  
備えたことを特徴とする半導体装置。

【請求項2】 前記封止樹脂は前記カバーの凹部の縁と同一の高さまで充填して前記半導体チップの回路形成面上を封止するように形成したことを特徴とする請求項1記載の半導体装置。

【請求項3】 加熱溶着によって前記カバーを回路基板に固定するために該カバーの凹部の縁に前記バンパ端子と同様のバンパを設けると共に、前記接着剤は導電性を有するものを用いたことを特徴とする請求項2記載の半導体装置。

【請求項4】 前記接着剤は金または銀であることを特徴とする請求項3記載の半導体装置。

【請求項5】 前記カバーの凹部の縁の周囲に樹脂製のダムを設けると共に、該ダムの内側に樹脂を塗布したことを特徴とする請求項1乃至4のいずれか1つに記載した半導体装置。

【請求項6】 前記カバーの表面に搭載位置決め用のマークを付したことを特徴とする請求項1乃至5のいずれか1つに記載した半導体装置。

【請求項7】 複数の集積回路が形成された半導体ウエハを切り出して半導体基板表面の回路形成面上に集積回路と外部接続用の複数の電極が形成された半導体チップに分割する分割工程と凹部を有する金属製のカバーの内側に前記半導体チップの裏面を接着する接着工程と、  
前記カバーの凹部に接着された前記半導体チップを覆うように該凹部に封止樹脂を充填する封止工程と、  
前記充填した封止樹脂の表面を平らに研磨して前記半導体チップの電極の表面を露呈させる研磨工程と、  
前記研磨工程で露呈させた前記半導体チップの電極の表面にバンパ端子を搭載する搭載工程とを、  
順次行うことを特徴とする半導体装置の製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置とその製造方法に関するものである。

【0002】

【従来の技術】図2(a)、(b)は、従来の半導体装

置の一例を示す概略の構成図であり、同図(a)は平面図、及び同図(b)は同図(a)のX-X線における断面図である。

【0003】図2に示すように、この半導体装置は、半導体チップ1の回路形成面上に絶縁膜2が設けられ、集積回路の一部であるA1(アルミニウム)電極3からこの絶縁膜2上にCu(銅)配線4が設けられている。絶縁膜2及びCu配線4上は、回路保護用の樹脂5で封止されている。また、Cu配線4の外部接続箇所である端子表面4aには、半田によるバンパ端子6が搭載されている。

【0004】このような半導体装置は、次のように製造される。まず、半導体ウエハ上に複数の集積回路を形成し、絶縁膜2及びCu配線4を設ける。更に、半導体ウエハ上の絶縁膜2及びCu配線4を覆うように、樹脂5を充填する。

【0005】次に、樹脂5で覆われた半導体ウエハの表面を研磨刃で平らに研磨し、Cu配線4の端子表面4aを半導体ウエハ表面に露呈させる。そして、半導体ウエハ表面に露呈した端子表面4a上にバンパ端子6を搭載する。

【0006】更に、高速回転する切削刃によって半導体ウエハを切断して個々の半導体装置に分割する。これによって、図2のような半導体装置が得られる。

【0007】このような半導体装置を回路基板に組み込む時には、半導体チップ1の回路形成面を下にして、回路基板の所定の位置にバンパ端子6が一致するように搭載する。更に、回路基板をリフロー炉に入れてバンパ端子6の半田を溶融させ、半導体装置を回路基板に接続する。

【0008】

【発明が解決しようとする課題】しかしながら、従来の半導体装置では、次のような課題があった。

(1) 半導体装置の裏面(即ち、回路形成面の反対側の面)がSi(シリコン)の結晶となっているので、この半導体装置を回路基板に押しつけて実装する際に、半導体チップ1の一部に欠けが発生し、その欠け片によって接続不良が発生することがあった。

【0009】(2) バンパ端子6の位置が半導体装置の裏面からは見えないので、この半導体装置を回路基板に搭載するときに、所定の位置から外れるおそれがあった。

【0010】(3) 半導体ウエハの表面全体を樹脂5で封止した後、切断して個々の半導体装置に分割するため、切削刃が樹脂によって目詰まりして切削負荷が大きくなり、半導体チップ1が欠けることがあった。

【0011】(4) 半導体ウエハの表面全体を樹脂5で封止した後、個々の半導体装置に切断するようにしているので、半導体ウエハ上の良品の数が少ない場合でも、この半導体ウエハの表面全体に樹脂封止を施さねば

ならず、製造コストが高くなっていた。

【0012】本発明は、前記従来技術が持っていた課題を解決し、製造中や実装中に破損するおそれのない半導体装置とその製造方法を提供するものである。

【0013】

【課題を解決するための手段】前記課題を解決するために、本発明の内の第1の発明は、半導体装置において、半導体基板表面の回路形成面上に集積回路と外部接続用の複数の電極が形成された半導体チップと、前記半導体チップ全体を収容できる深さの凹部を有する金属製のカバーと、前記カバーの凹部の内部底面に前記半導体チップの裏面を固定する接着剤と、前記カバー内に固定された前記半導体チップの回路形成面を封止する封止樹脂と、加熱溶着によって回路基板に電気的かつ機械的に接続するために前記半導体チップの各電極上に形成されたバンパ端子とを備えている。

【0014】第2の発明では、第1の発明における封止樹脂を前記カバーの凹部の縁と同一の高さまで充填して前記半導体チップの回路形成面上を封止するように形成している。

【0015】第3の発明では、第2の発明において、加熱溶着によって前記カバーを回路基板に固定するために該カバーの凹部の縁に前記バンパ端子と同様のバンパを設けると共に、前記接着剤に導電性を有するものを用いている。

【0016】第4の発明では、第3の発明における接着剤として金または銀を用いている。

【0017】第5の発明では、第1～第4の発明において、前記カバーの凹部の縁の周囲に樹脂製のダムを設けると共に、該ダムの内側に樹脂を塗布している。

【0018】第6の発明では、第1～第5の発明において、前記カバーの表面に搭載位置決め用のマークを付している。

【0019】第7の発明は、半導体装置の製造方法において、次のような分割工程と、接着工程と、封止工程と、研磨工程と、搭載工程とを順次行うようにしている。

【0020】分割工程は、複数の集積回路が形成された半導体ウエハを切り出して半導体基板表面の回路形成面上に集積回路と外部接続用の複数の電極が形成された半導体チップに分割するものである。接着工程は、凹部を有する金属製のカバーの内側に前記半導体チップの裏面を接着するものである。封止工程は、前記カバーの凹部に接着された前記半導体チップを覆うように該凹部に封止樹脂を充填するものである。研磨工程は、前記充填した封止樹脂の表面を平らに研磨して前記半導体チップの電極の表面を露呈させるものである。搭載工程は、前記研磨工程で露呈させた前記半導体チップの電極の表面にバンパ端子を搭載するものである。

【0021】本発明によれば、以上のように半導体装置

を構成したので、半導体チップの周囲が金属製のカバーと封止樹脂で保護され、Si等の半導体基板が表面に露出することがない。これにより、製造中や実装中に破損するおそれのない半導体装置が得られる。

【0022】

【発明の実施の形態】(第1の実施形態)図1(a)、(b)は、本発明の第1の実施形態を示す半導体装置の概略の構成図であり、同図(a)は平面図、及び同図(b)は同図(a)のA-A線における断面図である。図1(a)、(b)において、図2中の要素と共通の要素には共通の符号が付されている。

【0023】この半導体装置は、集積回路が形成された半導体チップ1と、これを保護するための金属カバー8及び封止樹脂9を有している。半導体チップ1の回路形成面上には絶縁膜2が設けられ、集積回路の一部であるA1電極3から絶縁膜2上にCu配線4が設けられている。半導体チップ1の裏面は、Ag(銀)等の導電性及び熱伝導性を有する接着剤7で金属カバー8の内部底面に固定されている。

【0024】金属カバー8は、厚さ0.1mm程度のFe(鉄)またはCu板をプレス加工して、半導体チップ1が丁度収まる大きさの深さ0.2mm程度の凹部8aを設けると共に、その周囲にフランジ部8bを設けたものである。

【0025】金属カバー8の凹部8aには、半導体チップ1の絶縁膜2及びCu配線4を覆ってフランジ部8bと同一平面を形成するように封止樹脂9が充填されている。また、封止樹脂9の表面に露出したCu配線4の外部接続箇所である端子表面4aと、金属カバー8のフランジ部8bには、半田によるバンパ端子6が搭載されている。更に、金属カバー8の表面、即ち封止樹脂9が充填されていない方の面には、半導体チップ1に設けられたバンパ端子6に対応する位置に、搭載位置決め用のマークとして溝穴8cが設けられている。

【0026】図3(a)～(h)は、図1の半導体装置の製造方法の工程図である。以下、これらの図3(a)～(h)を参照しつつ、図1の半導体装置の製造方法を説明する。

【0027】(a) 工程1

半導体ウエハ1W上に複数の集積回路を形成し、絶縁膜2、A1電極3及びCu配線4を設ける。この時、保護用の樹脂による封止は行わない。

【0028】(b) 工程2

高速回転する切削刃Cによって半導体ウエハ1Wを切断して個々の半導体チップ1に分割する。

【0029】(c) 工程3

1枚のFeまたはCu板に、プレス加工によって複数の凹部8aを一括形成した金属カバー8Wを用意しておき、これらの凹部8aに接着剤7を用いて半導体チップ1の裏面を固定する。

【0030】(d) 工程4

金属カバー8Wの凹部8aに封止樹脂9を充填し、半導体チップ1の絶縁膜2とCu配線4の表面を封止する。

【0031】(e) 工程5

金属カバー8Wの凹部8aに充填した封止樹脂9の表面を、研磨刃で平らに研磨し、この金属カバー8Wのフランジ部8bとCu配線4の端子表面4aを露呈させる。

【0032】(f) 工程6

研磨した封止樹脂9の表面をビデオカメラ等によって読み取り、端子表面4aの位置を検出する。更に、検出した端子表面4aの位置に対応する金属カバー8Wの表面、即ち端子表面4aの反対側に、レーザビーム等を照射して搭載位置決め用の溝穴8cを形成する。

【0033】(g) 工程7

端子表面4aの上と、金属カバー8Wのフランジ部8bの所定の位置に、バンパ端子6を搭載する。

【0034】(h) 工程8

金属カバー8Wのフランジ部8cを切削刃Cによって個々の金属カバー8に切断する。これにより、図1の半導体装置が完成する。

【0035】このように製造された半導体装置を回路基板に組み込む時には、半導体チップ1の回路形成面を下にして、回路基板の所定の位置にバンパ端子6が一致するように搭載する。この時、金属カバー8の表面に形成された溝穴8cによってバンパ端子6の位置を検出し、この金属カバー8の表面を真空チャックで吸引して回路基板の所定の位置に搭載する。更に、半導体装置やその他の回路部品等が搭載された回路基板をリフロー炉に入れ、バンパ端子6の半田を溶融させて半導体装置や回路部品等を回路基板に接続する。

【0036】以上のように、この第1の実施形態の半導体装置は、次のような利点がある。

(i) 半導体チップ1が金属カバー8と封止樹脂9で覆われているので、損傷するおそれがない。

【0037】(ii) 半導体チップ1は、Ag等の熱伝導性の接着剤7で金属カバー8に接続されているので、放熱効果大きい。

【0038】(iii) 半導体チップ1は、電導性の接着剤7で金属カバー8に接続され、かつこの金属カバー8はバンパ端子6で回路基板に接続されるようになっているので、電磁的なシールド効果が得られる。

【0039】(iv) 金属カバー8の表面に位置決め用の溝穴8cが形成されているので、回路基板の正確な位置に搭載することができる。

【0040】(v) 金属カバー8のフランジ部8bにもバンパ端子6が設けられているので、回路基板に強固に実装することができる。

【0041】(vi) 半導体ウエハ1Wの表面を樹脂で封止する前に切断して個々の半導体チップ1に分割するため、切削刃Cの目詰まりがなく、切断中に半導体チ

ップ1が欠けるおそれが少ない。

【0042】(vii) 個々の半導体チップ1に切断した後、金属カバー8に収容して樹脂封止を行うようにしているので、不良半導体チップに対する無駄な製造コストを排除することができる。

【0043】(第2の実施形態) 図4は、本発明の第2の実施形態を示す半導体装置の概略の構成図であり、図1中の要素と共通の要素には共通の符号が付されている。この半導体装置は、半導体チップ1表面のA1電極3上にAu(金)バンパ端子10が形成され、その面上に半田によるバンパ端子6が形成された構造になっている。その他の構造は、図1と同様である。

【0044】この第2の実施形態の半導体装置は、前記(i)～(vii)の利点に加えて、次の(viii)のような利点がある。

(viii) バンパ端子6は、Auバンパ端子10と接合しているため、酸化膜がなく、接合不良が発生しない。

【0045】(第3の実施形態) 図5は、本発明の第3の実施形態を示す半導体装置の概略の構成図であり、図1中の要素と共通の要素には共通の符号が付されている。この半導体装置は、金属カバー8のフランジ部8bの周囲に沿って絶縁樹脂によるダム11が設けられると共に、このダム11の内部の封止樹脂9の表面に酸化防止用の樹脂12が塗布された構造になっている。その他の構造は、図1と同様である。

【0046】以上のように、この第3の実施形態の半導体装置は、前記(i)～(vii)の利点に加えて、次の(ix)、(x)のような利点がある。

【0047】(ix) バンパ端子6と端子表面4aの接続部が樹脂12で覆われるので、この接続部の酸化によるバンパ端子6の剥がれが防止できる。

【0048】(x) 半導体装置の実装面、即ちバンパ端子6側に薄く塗布された樹脂12を有しているため、温度変化による熱膨張ストレスがこの樹脂12の表面に集中する。これにより、バンパ端子6とCu配線4の端子表面4aの界面へのストレスが緩和され、バンパ端子6が剥がれるおそれがなくなる。

【0049】なお、本発明は、上記実施形態に限定されず、種々の変形が可能である。この変形例としては、例えば、次の(A)～(J)のようなものがある。

【0050】(A) 金属カバー8内に1個の半導体チップ1を配置しているが、複数の半導体チップを配置しても良い。

【0051】(B) 金属カバー8の内部を封止樹脂9で充填しているが、半導体チップ1の表面にのみ樹脂を塗布するようにしても良い。

【0052】(C) 接着剤7、A1電極3、Cu配線4、バンパ端子6、Auバンパ端子10等の材質は、例示したものに限定されず、その機能を果たすものであればどのような材料でも同様に適用可能である。

【0053】(D) 半導体チップ1と金属カバー8はAgの接着剤7で固定しているが、半導体チップ1の裏面と金属カバー8の内部底面に予めAuめっきを施しておき、加熱溶着するようにしても良い。

【0054】(E) 半導体チップ1の裏面を所定の電位に接続する必要がない場合には、半導体チップ1と金属カバー8を絶縁性の接着剤7で固定しても良い。

【0055】(F) 半導体チップ1の裏面を電気的に接続する必要がなく、かつCu配線4の端子表面4aだけで回路基板に強固に接続できる場合には、金属カバー8のフランジ部8bにバンパ端子6を設ける必要はない。また、金属カバー8にフランジ部8bを設ける必要もない。

【0056】(G) バンパ端子6の大きさや間隔等に余裕があって、搭載位置がずれるおそれのない場合には、金属カバー8の表面に搭載位置決め用の溝穴8cを設ける必要はない。

【0057】(H) 図3の工程3で、複数の凹部8aを一括形成した金属カバー8Wに半導体チップ1を固定して、樹脂封止や研磨等の一括処理を施した後、工程8で個々の金属カバー8に切断分離している。大型の金属カバー8を用いる場合等には、個別の金属カバー8に半導体チップ1を固定しても良い。

【0058】(I) 図3の工程6で、金属カバー8の表面にレーザビームを照射して、搭載位置決め用の溝穴8cを設けているが、端子位置の認識ができるのであれば、インク等によるマークでも同様に適用可能である。また、搭載位置を正確に示すことができるのであればよく、すべてのバンパ端子6に対応して位置決め用のマークを施す必要はない。

【0059】(J) 図5の半導体装置では、金属カバー8のフランジ部8bの周囲に絶縁樹脂によるダム11を設けているが、金属カバー8を内側に変形させてダムを形成するようにしても良い。

【0060】

【発明の効果】以上詳細に説明したように、第1の発明によれば、半導体チップは金属製のカバーの凹部に収容され、かつこの半導体チップの回路形成面が封止樹脂によって封止されている。これにより、Si等の半導体基板が表面に露出することがなく、実装中等に破損するおそれがない。

【0061】第2の発明によれば、封止樹脂をカバーの凹部の縁と同一の高さまで充填している。これにより、半導体チップの周囲が完全にカバーと封止樹脂で覆われ、破損のおそれが極めて小さくなる。

【0062】第3の発明によれば、半導体チップと金属製のカバーを導電性の接着剤で接続すると共に、カバーの縁にも回路基板に固定するためのバンパを設けている。これにより、半導体チップの基板面を所定の電位に

接続することができると共に、良好な放熱効果を得ることができる。

【0063】第4の発明によれば、半導体チップを金属製のカバーに接続するために、金または銀の接着剤を用いている。これにより、半導体チップをカバーに、電気的かつ機械的に確実に接続することができる。

【0064】第5の発明によれば、カバーの凹部の縁にダムを設け、このダムの内側に樹脂を塗布している。これにより、バンパ端子と電極の接続部が樹脂で覆われるので、接続部の酸化による剥がれが防止される。更に、半導体チップの外部接続用の電極とバンパ端子との間の温度変化による熱膨張ストレスが樹脂で緩和され、バンパ端子が熱膨張ストレスによって剥がれるおそれなくなる。

【0065】第6の発明によれば、カバーの表面に搭載位置決め用のマークを付している。これにより、半導体装置を回路基板の正しい位置に搭載することができる。

【0066】第7の発明によれば、分割工程において樹脂で封止される前の半導体ウエハから半導体チップを切り出すようにしている。これにより、切り出し用の切削刃が樹脂で目詰まりを起こすことがなく、分割中に半導体チップが欠けるおそれがない。更に、個々の半導体チップに分割した後、封止処理を行うようにしているので、不良の半導体チップに対して樹脂封止を行うという無駄を排除することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態を示す半導体装置の概略の構成図である。

【図2】従来の半導体装置の一例を示す概略の構成図である。

【図3】図1の半導体装置の製造方法の工程図である。

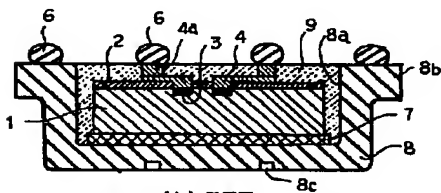
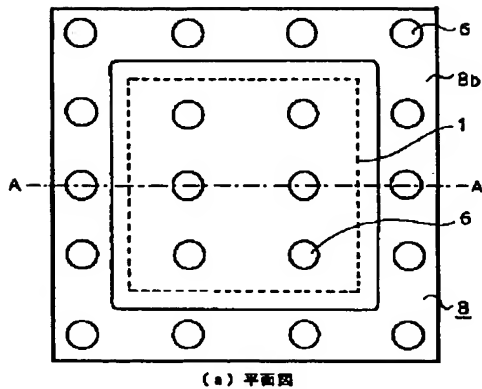
【図4】本発明の第2の実施形態を示す半導体装置の概略の構成図である。

【図5】本発明の第3の実施形態を示す半導体装置の概略の構成図である。

【符号の説明】

- 1 半導体チップ
- 2 絶縁膜
- 3 Al電極
- 4 Cu配線
- 4a 端子表面
- 6 バンパ端子
- 7 接着剤
- 8 金属ケース
- 9 封止樹脂
- 10 Auバンパ端子
- 11 ダム
- 12 樹脂

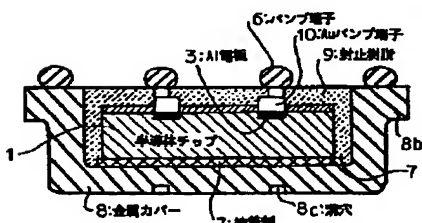
【図1】



- |           |           |
|-----------|-----------|
| 1: 半導体チップ | 7: 接合剤    |
| 2: 絶縁層    | 8: 金属ケース  |
| 3: Al電極   | 8a: 凹部    |
| 4: Cu配線   | 8b: フランジ部 |
| 4a: 端子表面  | 8c: 溝穴    |
| 6: パンプ電極  | 9: 封止樹脂   |

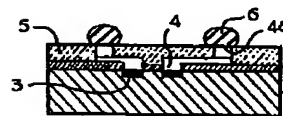
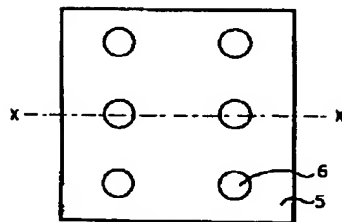
本発明の第1の実施形態の半導体装置

【図4】



本発明の第2の実施形態の半導体装置

【図2】



従来の半導体装置

【図3】

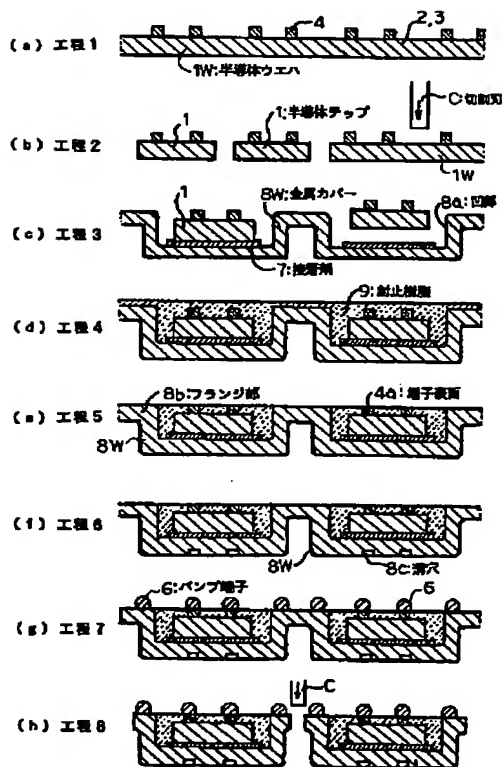
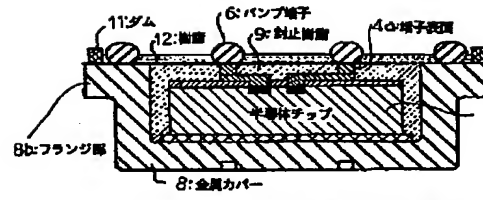


図1の製造方法 8: 金属カバー

【図5】



本発明の第3の実施形態の半導体装置

**THIS PAGE BLANK (USPTO)**